



CMOS Binary Image Sensor Based on Gate/Body-Tied PMOSFET-Type Photodetector

장준영, 신장규*
 경북대학교 전자공학부
 *jkshin@ee.knu.ac.kr

Proposed image sensor

❖ The proposed CMOS binary image sensor

- 비교기를 비교하기 위해 상단부와 하단부, 두개의 리드아웃 회로를 구성.

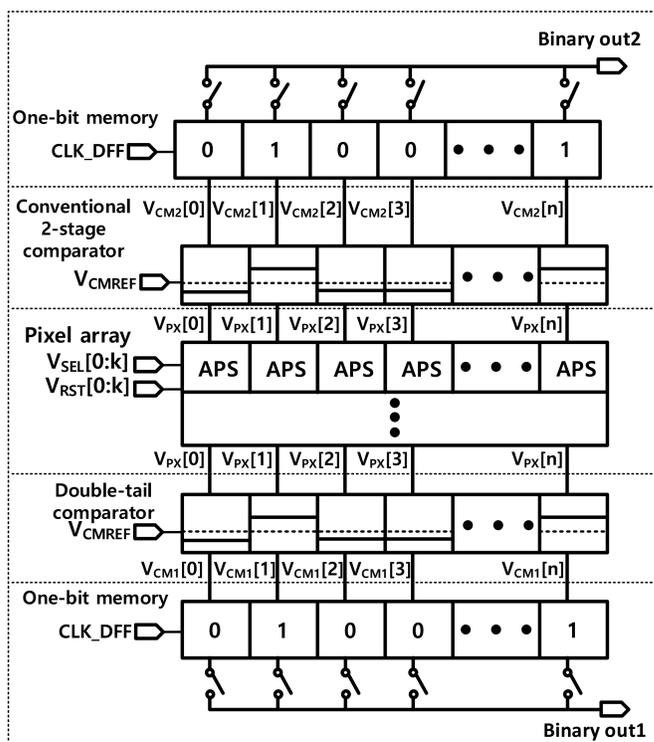


그림.1 제안한 CMOS 바이너리 이미지 센서 블록 다이어그램

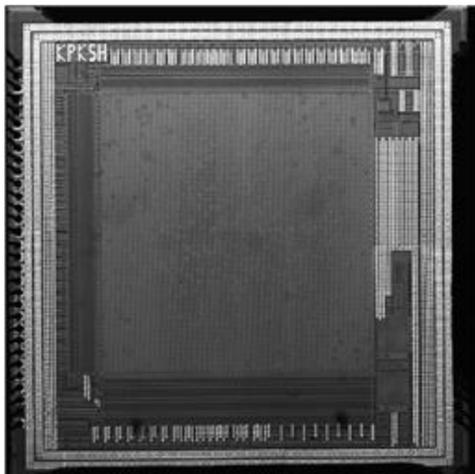


그림.2 제안한 CMOS 바이너리 이미지 센서의 제작된 칩

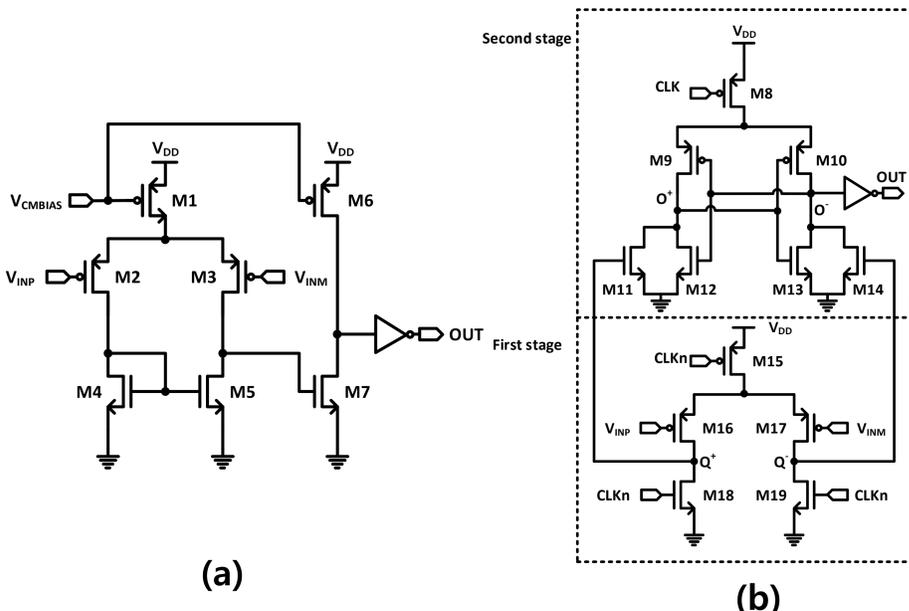


그림.3 (a) 기존의 2-stage 비교기와 (b) double-tail 비교기

Results

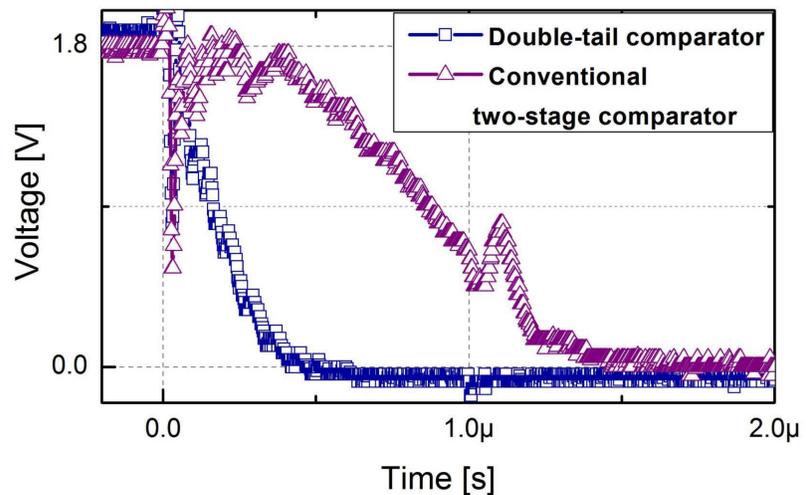


그림.4 시간에 따른 비교기의 출력 연산 속도 비교

	Conventional two-stage comparator	Double-tail comparator
Fall time [ns]	945	277.5
Delay time [ns]	880	163.7
Average power consumption of column array [mW]	17.43	8.32

표.1 비교기의 동작속도와 전력 소모 비교

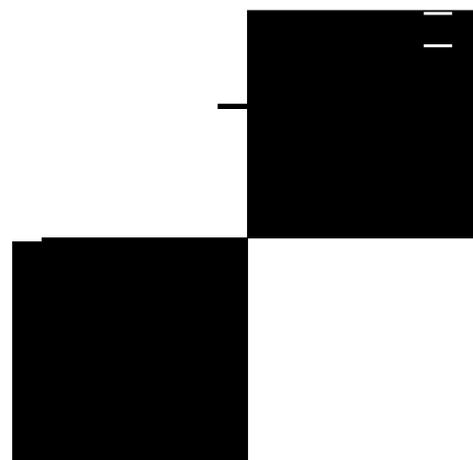


그림.5 제안한 CMOS 바이너리 이미지 센서의 2000 fps 바이너리 이미지

Conclusion

- 두개의 비교기의 동작 속도와 전력 소모를 비교하여 double-tail 비교기를 적용 했을 때 속도와 전력 소모가 개선됨을 확인.
- 제안한 바이너리 이미지 센서가 2000 fps에서 바이너리 이미지 출력을 확인.